

(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **05035220 A**(43) Date of publication of application: **12.02.93**

(51) Int. Cl.

**G09G 3/36**  
**G02F 1/133**
(21) Application number: **03192172**(71) Applicant: **NEC CORP**(22) Date of filing: **31.07.91**(72) Inventor: **SAITO TADASHI**

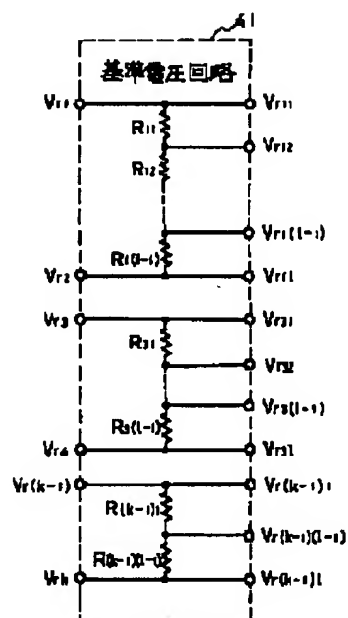
## (54) LIQUID CRYSTAL DRIVING CIRCUIT

## (57) Abstract:

**PURPOSE:** To provide the liquid crystal driving circuit which is reducible in the input of a reference voltage.

**CONSTITUTION:** This liquid crystal driving circuit is equipped with a reference voltage circuit 41 which generates (m) ( $m > k$ ) reference voltages  $V_{r11}$ ,  $V_{r12}$  ...  $V_{r(k-1)}$  by being applied with (k) reference voltages  $V_{r1}$ - $V_{rk}$  and the (m) reference voltages are applied to the liquid crystal driving circuit which makes an (m)-gradational display. The number of reference voltage input terminals may be small and the performance of packaging into, specially, a tape carrier package is improved.

COPYRIGHT: (C)1993,JPO&amp;Japio



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-35220

(43) 公開日 平成5年(1993)2月12日

(51) Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/36		7926-5G		
G 0 2 F 1/133	5 5 0	7820-2K		

審査請求 未請求 請求項の数4(全7頁)

(21) 出願番号 特願平3-192172

(22) 出願日 平成3年(1991)7月31日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 斉藤正

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 弁理士 井出 直孝

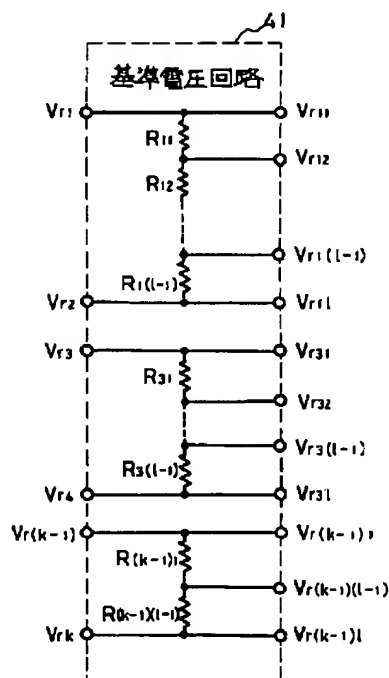
(54) 【発明の名称】 液晶駆動回路

(57) 【要約】

【目的】 基準電圧の入力が少なくても液晶駆動回路を提供する。

【構成】  $k$  個の基準電圧  $V_{r1} \sim V_{rk}$  を与えることにより、 $m$  個 ( $m > k$ ) の基準電圧  $V_{r11}$ 、 $V_{r12}$ 、 $\dots$ 、 $V_{r(k-1)1}$  を発生する基準電圧回路 41 を備え、 $m$  階調表示を行う液晶駆動回路に対し  $m$  個の基準電圧を与える構成とする。

【効果】 基準電圧入力端子数が少なくてよくなり、特に、テープキャリアパッケージへの実装性が向上する。



1

## 【特許請求の範囲】

【請求項1】 階調表示を行うための複数 $m$ 個の基準電圧と、入力される画像信号に応じて前記複数 $m$ 個の基準電圧の中から一つを選択して駆動電圧として出力する駆動回路とを備えた液晶駆動回路において、前記複数 $m$ 個の基準電圧を、 $k$ 個 ( $k < m$ ) の基準電圧から抵抗の分圧比によって発生する基準電圧回路を備えたことを特徴とする液晶駆動回路

【請求項2】 請求項1に記載の液晶駆動回路において、前記駆動回路で選択された基準電圧を所定の増幅度で増幅して駆動電圧として出力する複数の出力バッファを備えたことを特徴とする液晶駆動回路。

【請求項3】 前記抵抗はシリコン基板上に形成された抵抗である請求項1または請求項2に記載の液晶駆動回路。

【請求項4】 前記 $k$ 個の基準電圧は液晶の透過率の印加電圧特性に対応して消費電力が小になるように設定されたものである請求項1または請求項2に記載の液晶駆動回路。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、アクティブマトリクス液晶パネルを駆動する液晶駆動回路に利用する。

【0002】

【従来の技術】アクティブマトリクス液晶パネルは、複数のソースドライバIC（集積回路）と複数のゲートドライバICによって駆動される。また、階調表示を行うには階調に相当するデジタル入力と階調に相当する複数の電圧を出力するソースドライバICによって液晶パネルを駆動する。

【0003】図5は従来の液晶駆動回路の一例を示すブロック構成図で、ソースドライバICの駆動回路を示す。画像信号入力端子2により入力された画像信号は、クロックパルス入力端子1に加えられたクロックパルスにより、 $n$ 段のシフトレジスタ10a～10nに転送され、次に、ラッチパルス入力端子3に加えられたラッチパルスにより、 $a \sim n$ 段のシフトレジスタ10a～10nに接続されたラッチ11a～11nにそれぞれ転送される。

【0004】 $a \sim n$ 段のラッチ11a～11nに保持された画像信号は、 $a \sim n$ 段のラッチ11a～11nに接続されたセレクト12a～12nに入力される。 $a \sim n$ 段のセレクト23a～23nの出力は、対応した段の液晶駆動電圧出力端子18a～18nに接続されている出力トランジスタ $Q_{11} \sim Q_{1n}$ 、 $Q_{21} \sim Q_{2n}$ 、…、 $Q_{11} \sim Q_{nn}$ のセレクト23a～23nの出力に対応したどれか一つの出力トランジスタ、例えば、 $a$ 段なら $Q_{11} \sim Q_{1n}$ のうちの一つの出力トランジスタを「オン」にする。

【0005】出力トランジスタ $Q_{11} \sim Q_{nn}$ はそれぞれ基

2

準電圧端子201～20mに接続され、セレクト23a～23nの出力信号は、ラッチ11a～11nに保持されている階調に対応した画像信号により出力されるため、駆動電圧出力端子18a～18nには、 $a \sim n$ の各段の階調表示に必要な基準電圧入力端子201～20mに加えられた基準電圧を出力することができる。

【0006】また、階調数 $m$ の数は8以上、段数 $n$ の数は100以上のソースドライバICが一般的であり、 $m$ 個の基準電圧を液晶駆動回路に供給している。

10 【0007】

【発明が解決しようとする課題】前述した従来の液晶駆動回路では、液晶の階調表示をするために必要な基準電圧を階調数 $m$ だけ与えなければならない。ところで、液晶駆動回路はテープキャリヤチップなどの方法によって、液晶パネルに接続される。この場合、液晶駆動回路の出力数 $n$ が多くなってもテープキャリヤチップによって液晶パネルに直接接続されるが、基準電圧を与える信号線は、液晶パネルとコントロール回路を引き回さなければならない。

20 【0008】階調表示のための階調数の数が多くなると、この基準電圧の引き回し線の数が多くなる。テープキャリヤチップによる方法では、出力部のピッチは細かくできるが、コントロール信号線はハンダ付をするためピッチを荒くしなければならず、基準電圧を供給するための信号線が多くなるとテープキャリヤチップの大きさが大きくなってしまふ。また、階調数分の基準電圧を与える信号線を液晶パネルからコントロール部まで引き回すのも装置を煩雑にするなど実装が困難となる欠点があった。

30 【0009】本発明の目的は、前記の欠点を除去することにより、より少ない基準電圧を供給するだけで階調数の多い液晶駆動回路を実現でき、実装性を向上できる液晶駆動回路を提供することにある。

【0010】

【課題を解決するための手段】本発明は、階調表示を行うための複数 $m$ 個の基準電圧と、入力される画像信号に応じて前記複数 $m$ 個の基準電圧の中から一つを選択して駆動電圧として出力する駆動回路とを備えた液晶駆動回路において、前記複数 $m$ 個の基準電圧を、 $k$ 個 ( $k < m$ ) の基準電圧から抵抗の分圧比によって発生する基準電圧回路を備えたことを特徴とする。

【0011】また、本発明は、前記駆動回路で選択された基準電圧を所定の増幅度で増幅して駆動電圧として出力する複数の出力バッファを備えたことを特徴とする。

【0012】また、本発明は、前記抵抗はシリコン基板上に形成された抵抗であることが好ましい。

【0013】また、本発明は、前記 $k$ 個の基準電圧は液晶の透過率の印加電圧特性に対応して消費電力が小になるように設定されてものであることが好ましい。

【0014】

【作用】基準電圧回路は、階調数 $m$ よりも小さい $k$ 個の基準電圧を与えることにより、抵抗分割により $m$ 個の基準電圧を発生し、駆動回路に供給する。

【0015】従って、外部基準電圧入力端子数が少なくなり、テープキャリアパッケージへの実装性を向上させることが可能となる。

【0016】また、基準電圧回路で用いる抵抗としてはシリコン基板上に形成される拡散抵抗でよく、 $k$ 個の基準電圧を、液晶の透過率の印加電圧特性に応じて、例えば、印加電圧により透過率の変化しない領域には、外部から与えた基準電圧がそのまま出力される形とすることにより、抵抗による消費電力を小さくすることができる。

【0017】さらに、駆動回路に出力バッファを付加することにより、出力トランジスタの「オン」抵抗を大にすることができ、これにより分割抵抗も大きくできるようになり、その消費電力を小さくできるようになる。

【0018】

【実施例】以下、本発明の実施例について図面を参照して説明する。

【0019】図1は本発明の実施例の基準電圧回路を示す回路図である。

【0020】本実施例の基準電圧回路41は、本発明の特徴とするところの、入力した $k$ 個の基準電圧 $V_{r1} \sim V_{rk}$ をシリコン基板上につくられた抵抗 $R_{11}$ 、 $R_{12}$ 、 $\dots$ 、 $R_{1(1-1)}$ 、 $\dots$ 、 $R_{(k-1)1}$ 、 $\dots$ 、 $R_{(k-1)(1-1)}$ により、 $(k-1) \times 1$ 個の基準電圧 $V_{r11} \sim V_{r(k-1)1}$ を発生する構成となっている。

【0021】入力した $k$ 個の基準電圧は、例えば、基準電圧 $V_{r1}$ と $V_{r2}$ とは、抵抗 $R_{11}$ 、 $R_{12}$ 、 $\dots$ 、 $R_{1(1-1)}$ により、基準電圧 $V_{r11}$ 、 $V_{r12}$ 、 $\dots$ 、 $V_{r1(1-1)}$ に分割され、同様にして、基準電圧 $V_{r(k-1)}$ と $V_{rk}$ とは、基準電圧 $V_{r(k-1)1}$ 、 $\dots$ 、 $V_{r(k-1)(1-1)}$ に分割される。

【0022】比較的大きな消費電力を発生する抵抗をシリコン基板上に構成するためには拡散抵抗を使う。拡散抵抗はその抵抗とシリコン基板との電圧差によってその抵抗値が変化する。

【0023】一般に液晶の階調電圧値のステップ幅は16階調でも約100mV程度を小さい。従って、入力する $k$ 個の基準電圧の差は小さいため、入力した基準電圧を拡散抵抗によって分割しても、抵抗どうしの電圧差が小さいため、拡散抵抗とシリコン基板との電圧依存性があっても基準電圧の変動やばらつきはあまり小さくなく構成できる。

【0024】さらに、液晶パネルに駆動するのに必要な基準電圧は液晶に加える電圧を交番させなければならない。これは図4のような液晶の透過率の印加電圧特性によるものである。しかし、階調を表示するため正確な電圧を必要とするのは、図4の $a \sim a'$ および $b \sim b'$ の部分のみである。基準電圧回路41では、入力する基準

電圧 $V_{r1}$ 、 $\dots$ 、 $V_{rk}$ を図4の電圧にうまく合わせて選択すれば効率的に使える。例えば、 $a \sim b$ の部分には、図1に示す回路図の $V_{r2}$ および $V_{r3}$ を選択すれば、大きな消費電力を低減することができる。

【0025】図2は基準電圧回路41を用いた液晶駆動回路の第一実施例を示すブロック構成図である。本第一実施例は、図5に示した従来の駆動回路40と、図1に示した本発明の特徴とするところの基準電圧回路41とを備えている。ここで、図1中の $(k-1)1$ は図5中の $m$ に相当する。従来、基準電圧は $m$ 個液晶駆動回路に供給しなければならなかったが、本第一実施例では1/1個の基準電圧の供給数でよい。

【0026】図3は基準電圧発生回路41を用いた液晶駆動回路の第二実施例を示すブロック構成図である。本第二実施例は、図1の第一実施例にさらに、本発明の特徴とするところの、出力バッファ30a $\sim$ 30nを含む出力回路42を付加したものである。なお、31a $\sim$ 31nは駆動電圧出力端子、ならびに32a $\sim$ 32nは駆動電圧入力端子である。

【0027】液晶パネルの負荷は100pF $\sim$ 200pF程度であるため、図2の第一実施例では、出力トランジスタ $Q_{1a} \sim Q_{1n}$ を低「オン」抵抗にしなければならず、そのため、基準電圧回路41の抵抗、 $R_{11}$ 、 $R_{12}$ 、 $\dots$ 、 $R_{(k-1)(1-1)}$ の抵抗値を低くしなければならず、消費電力も大きくなる。ところが、本第二実施例の出力バッファ30a $\sim$ 30nにより負荷を駆動するため、出力トランジスタ $Q_{1a} \sim Q_{1n}$ は出力バッファ30a $\sim$ 30nの入力容量を駆動するための「オン」抵抗でよい。従って、抵抗 $R_{11}$ 、 $R_{12}$ 、 $\dots$ 、 $R_{(k-1)(1-1)}$ の抵抗値を大きく設計でき消費電力をそれほど増加させないですむ利点がある。

【0028】

【発明の効果】以上説明したように、本発明は、液晶パネルの階調表示を行うための階調に対応した $m$ 個の基準電圧を、シリコン基板上の抵抗により $m$ より小さい $k$ 個の基準電圧を入力することによって得られるため、従来の液晶駆動回路のように多数の基準電圧を入力する必要がなく、液晶駆動回路をテープキャリアパッケージに容易に接続することができ、また、本発明による液晶駆動回路は、コントロール部と液晶パネル部との配線接続も容易にすることができるなど、実装性を向上できる効果がある。

【図面の簡単な説明】

【図1】本発明の実施例の基準電圧回路を示す回路図。

【図2】基準電圧回路を用いた本発明の第一実施例を示すブロック構成図。

【図3】基準電圧回路を用いた本発明の第二実施例を示すブロック構成図。

【図4】液晶の透過率の印加電圧特性例を示す図。

【図5】従来例を示すブロック構成図。

(4)

特開平5-35220

5

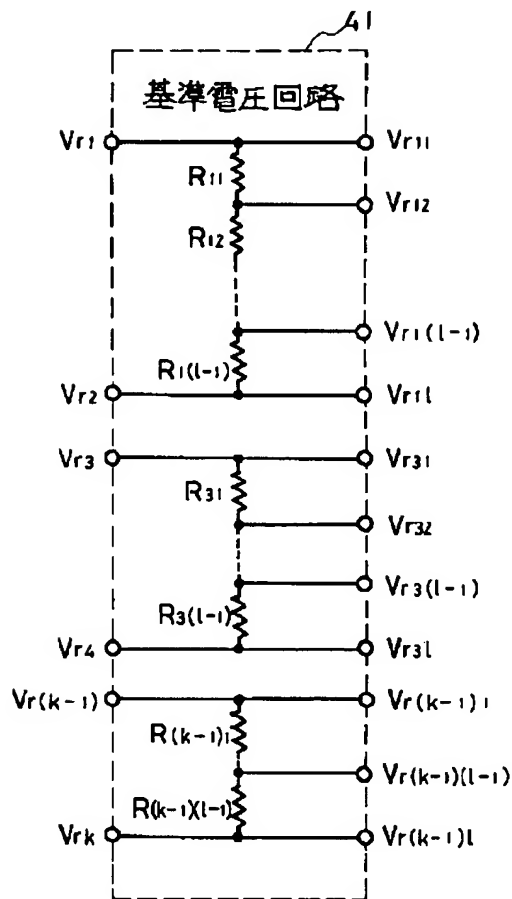
## 【符号の説明】

- 1 クロック入力端子  
 2 画像信号入力端子  
 3 ラッチパルス入力端子  
 10a~10n シフトレジスタ  
 11a~11n ラッチ  
 18a~18n, 31a~31n 駆動電圧出力端子

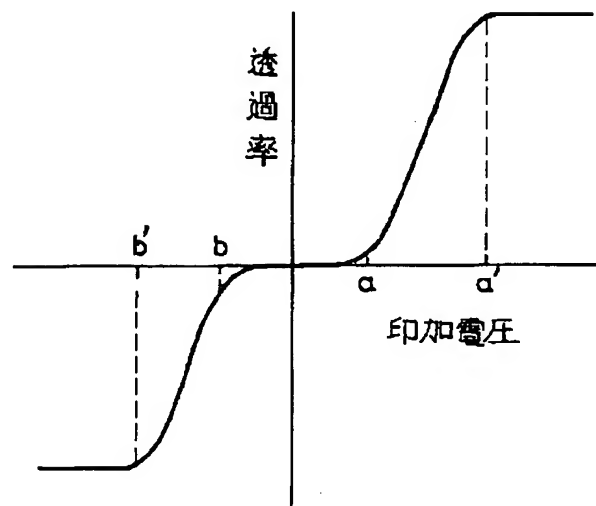
6

- 201~20m 基準電圧入力端子  
 30a~30n 出力バッファ  
 32a~32n 駆動電圧入力端子  
 $Q_{11} \sim Q_{nn}$  出力トランジスタ  
 $R_{11}, R_{12}, \dots, R_{(k-1)(l-1)}$  抵抗  
 $V_{r1} \sim V_{rk}, V_{r11}, V_{r12}, \dots, V_{r(k-1)l}$  基準電圧

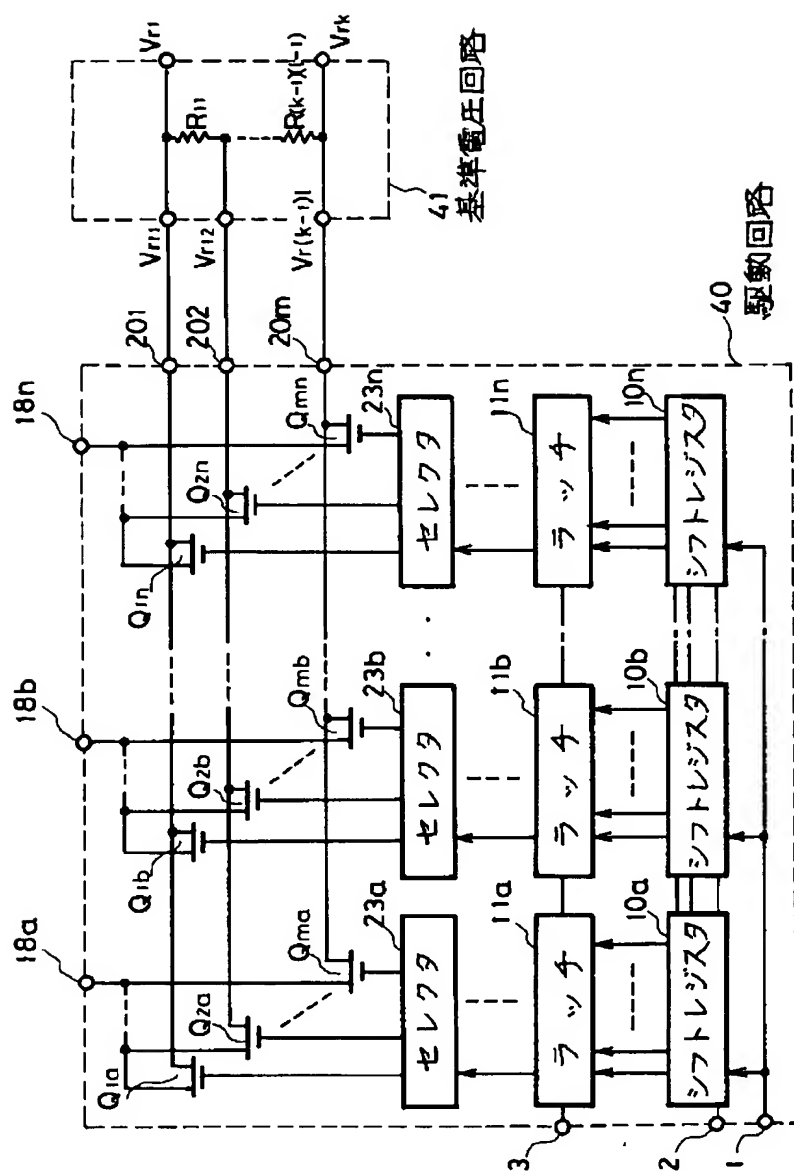
【図1】



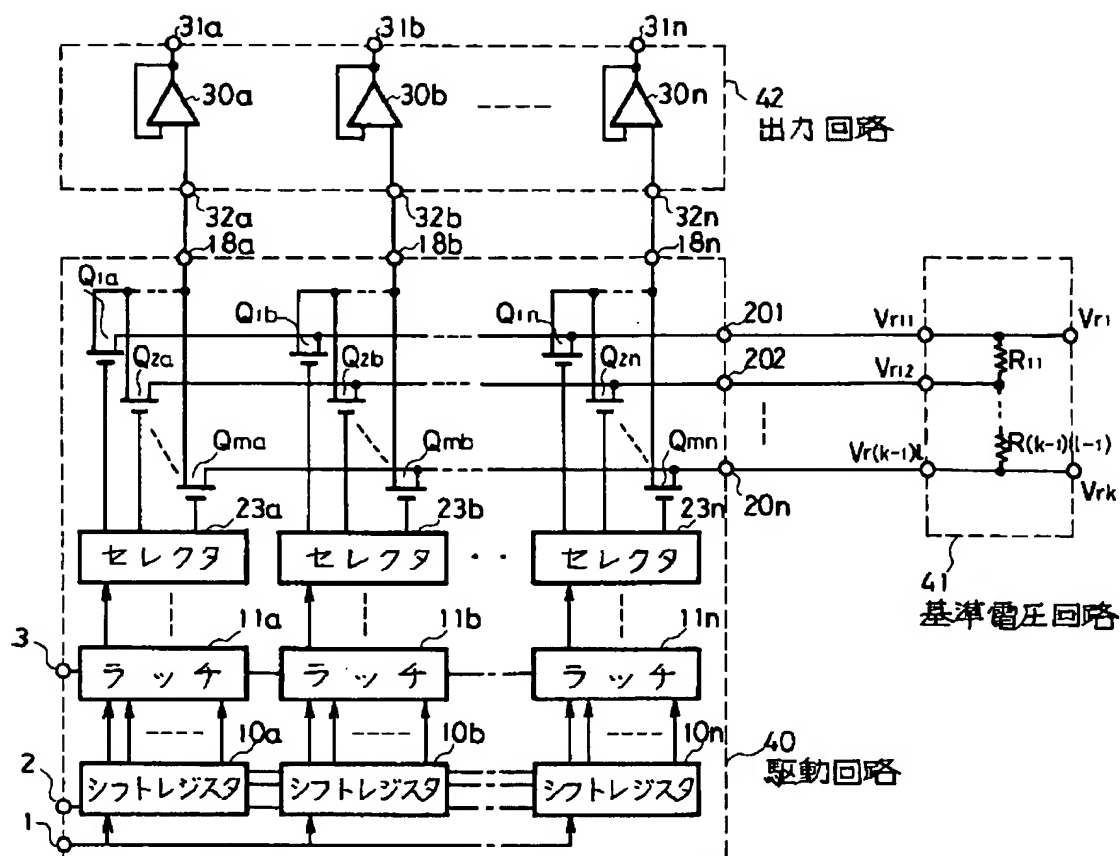
【図4】



【図2】



【図3】



【図5】

